**Esercizio 2-1**

Si vuole progettare un riconoscitore di sequenza come macchina sincrona a sincronizzazione esterna. La macchina riceve attraverso un ingresso seriale stringhe di 3 bit e, alla ricezione del terzo bit di ciascuna stringa, fornisce uscita alta se la sequenza ricevuta è **1-1**. Si disegni l’automa e si proceda alla sintesi utilizzando flip-flop D.

Implementare la macchina in VHDL utilizzando **a)** una descrizione di tipo comportamentale che faccia uso di un unico processo e **b)** una descrizione strutturale in cui vengano evidenziati tutti i componenti risultanti dalla sintesi (porte logiche e flip-flop) e le loro interconnessioni.

**NOTA**: per risolvere il punto b) è richiesto l’utilizzo di componenti realizzati ad hoc che implementano le porte AND e OR. L’implementazione del flip-flop D può essere fatta utilizzando una descrizione comportamentale.

**Esercizio 2-2**

Si vuole progettare un riconoscitore di sequenza come macchina sincrona a sincronizzazione esterna: la macchina fornisce uscita alta quando viene riconosciuta la sequenza **1-10**, e le sequenze possono sovrapporsi (esempio: la sequenza 11101010 produrrebbe un’uscita alta in corrispondenza del quarto, sesto e ottavo bit). Si disegni l’automa e si progetti la macchina utilizzando flip-flop D.

Implementare la macchina in VHDL utilizzando **a)** una descrizione di tipo comportamentale che faccia uso di due processi, uno che realizza la funzione di uscita e di transizione e l’altro che rappresenta la memoria di stato, e **b)** una descrizione ibrida in cui le funzioni di uscita/transizione vengano realizzate mediante un modello di astrazione di tipo dataflow e la memoria di stato (i flip-flop) sia realizzata mediante una descrizione comportamentale.